

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Yukio TAKIGAWA et al.**

Serial Number: **Not Yet Assigned**

Filed: **April 5, 2004**

For: **METHOD FOR FABRICATING SEMICONDUCTOR DEVICE**

Attorney Docket No.: **042323**

Customer No.: **38834**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

April 5, 2004

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

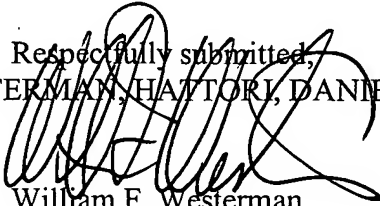
Japanese Appln. No. 2003-425195, filed on December 22, 2003.

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 50-2866.

Respectfully submitted,
WESTERMAN, HATTORI, DANIELS & ADRIAN, LLP


William F. Westerman
Reg. No. 29,988

1250 Connecticut Avenue, N.W., Suite 700
Washington, D.C. 20036
Tel: (202) 822-1100
Fax: (202) 822-1111
WFW/yap

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年12月22日

出願番号
Application Number: 特願2003-425195
[ST. 10/C]: [JP2003-425195]

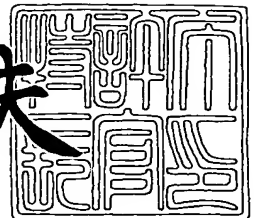
出願人
Applicant(s): 富士通株式会社



2004年 2月16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3009423

【書類名】 特許願
【整理番号】 0340940
【提出日】 平成15年12月22日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/3205
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 瀧川 幸雄
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 山本 保
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 大倉 嘉之
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 河野 隆宏
【発明者】
 【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
 内
 【氏名】 細田 勉
【特許出願人】
 【識別番号】 000005223
 【氏名又は名称】 富士通株式会社
【代理人】
 【識別番号】 100087479
 【弁理士】
 【氏名又は名称】 北野 好人
【選任した代理人】
 【識別番号】 100114915
 【弁理士】
 【氏名又は名称】 三村 治彦
【手数料の表示】
 【予納台帳番号】 003300
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0012600

【書類名】 特許請求の範囲**【請求項 1】**

絶縁膜に、開口部を形成する工程と、
前記開口部内に、Cuを主材料とする配線層を形成する工程と、
前記開口部内に埋め込まれた前記配線層の表面に対して、窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う工程と
を有することを特徴とする半導体装置の製造方法。

【請求項 2】

請求項 1 記載の半導体装置の製造方法において、
前記窒素二流体処理を行う工程の後に、前記絶縁膜及び前記配線層上に、Cuの拡散を防止する拡散防止膜を形成する工程を更に有する
ことを特徴とする半導体装置の製造方法。

【請求項 3】

請求項 2 記載の半導体装置において、
前記拡散防止膜は、SiC膜又はシリコン窒化膜である
ことを特徴とする半導体装置の製造方法。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置の製造方法において、
前記窒素二流体処理を行う工程の後に、前記絶縁膜の表面及び前記配線層の表面に対して水素プラズマを照射する工程を更に有する
ことを特徴とする半導体装置の製造方法。

【請求項 5】

請求項 1 乃至 4 のいずれか 1 項に記載の半導体装置の製造方法において、
前記開口部を形成する工程では、ビアホールと、前記ビアホールを含む領域に形成された配線溝とを有する前記開口部を形成する
ことを特徴とする半導体装置の製造方法。

【請求項 6】

請求項 1 乃至 5 のいずれか 1 項に記載の半導体装置の製造方法において、
前記窒素二流体処理を行う工程において前記窒素ガスと同時に吹き付ける前記水は、炭酸水又はオゾン水である
ことを特徴とする半導体装置の製造方法。

【書類名】明細書

【発明の名称】半導体装置の製造方法

【技術分野】

【0001】

本発明は、半導体装置の製造方法に係り、特に、配線層の主材料に銅を用いた多層配線構造を有する半導体装置の製造方法に関する。

【背景技術】

【0002】

半導体装置の大規模集積化に伴い、配線の設計ルールも世代とともに縮小化されている。従来、配線層は、配線材料を堆積した後、リソグラフィ及びドライエッチングを用いてパターンングすることにより、形成されていたが、世代が進むにつれ、技術的な限界が生じ始めている。このため、従来の配線形成プロセスに変わる新たな形成プロセスとして、層間絶縁膜に溝パターンやホールパターンを形成した後、この溝やホールに配線材料を埋め込む、いわゆるダマシンプロセスと呼ばれる手法が利用されつつある。また、配線形成プロセスの移行に伴い、配線材料には、従来から配線材料として用いられていたアルミニウムよりも比抵抗が低くエレクトロマイグレーション耐性に優れた銅（Cu）が用いられるようになってきている。

【0003】

このような配線形成プロセスを用いてトランジスタ等の半導体素子を高集積化した多層配線構造を有する半導体装置の開発が急速に進められている。これにあわせて、配線層におけるエレクトロマイグレーションを抑制すること等により半導体装置の信頼性を向上することを目的とする手法がこれまでに数多く報告されている（例えば、特許文献1乃至3を参照）。

【特許文献1】特開2000-323476号公報

【特許文献2】特開2002-246391号公報

【特許文献3】特開2003-142580号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

半導体装置の動作時には、装置自身が発熱して温度が上昇する。従来から、このような動作時の温度上昇や配線形成後のプロセス等により、多層配線構造が高温環境下にさらされると、配線層のCu原子や配線層内に形成されている空孔が移動して配線層内に巨大なボイドが発生し、このボイドにより配線層の導通不良が発生することが知られている。

【0005】

配線層の幅が1 μm 以上の世代においては、配線層内に生じるボイドのサイズに対して配線層の幅が十分に大きくなっている。このため、ボイドによる導通不良が半導体装置の動作特性や信頼性に与える影響は大きくなかった。

【0006】

しかしながら、配線層の幅が0.5 μm 以下の世代となると、配線層内に生じたボイドによる配線抵抗の上昇が半導体装置の動作特性や信頼性に与える影響が無視できないものとなってくる。特に、今後0.2 μm 以下の幅を有する配線層のような微小な配線層を形成する場合、ボイドによる導通不良の発生を抑制することが不可欠となる。

【0007】

上記特許文献1乃至3においては、半導体装置の信頼性の向上を目的とする手法が開示されている。しかしながら、これらは、配線層におけるエレクトロマイグレーションに対する耐性を向上することにより信頼性の向上を図ったものである。これまで、高温放置時に生じるボイドによる配線層の導通不良に関する対策は充分になされていなかった。

【0008】

本発明の目的は、高温環境下における配線層内でのボイドの発生を抑制して配線層の導通不良を抑制し、多層配線構造を有する半導体装置の信頼性を向上しうる半導体装置の製

造方法を提供することにある。

【課題を解決するための手段】

【0009】

本発明の一観点によれば、絶縁膜に、開口部を形成する工程と、前記開口部内に、Cuを主材料とする配線層を形成する工程と、前記開口部内に埋め込まれた前記配線層の表面に対して、窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う工程とを有する半導体装置の製造方法が提供される。

【発明の効果】

【0010】

以上の通り、本発明によれば、絶縁膜に、開口部を形成する工程と、開口部内に、Cuを主材料とする配線層を形成する工程と、開口部内に埋め込まれた前記配線層の表面に対して、窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う工程とを有するので、高温環境下における配線層のCu原子の移動が抑制され、配線層の導通不良の発生率を低減することができる。これにより、ストレスマイグレーション耐性に優れた信頼性の高い配線構造を有する半導体装置を提供することができる。

【0011】

また、本発明によれば、窒素二流体処理を行う工程の後に、絶縁膜の表面及び配線層の表面に対して水素プラズマを照射する工程を更に有するので、絶縁膜の表面及び配線層の表面が清浄化され、絶縁膜及び配線層上に、配線材料であるCuの拡散を防止する拡散防止膜として機能する拡散防止膜を高い密着性で形成することができる。これにより、半導体装置の信頼性を向上することができる。

【発明を実施するための最良の形態】

【0012】

まず、本発明による半導体装置の製造方法の原理について図1乃至図4を用いて説明する。図1は配線層上に拡散防止膜を形成した後の表面を二次イオン質量分析法によって分析した結果を示すグラフ、図2は本発明による半導体装置の製造方法によりボイドの発生が抑制される機構を説明する概略図、図3及び図4は配線層上に形成された拡散防止膜の表面粗さを測定した結果を示すグラフである。

【0013】

本発明による半導体装置の製造方法は、絶縁膜に、開口部を形成する工程と、開口部内に、Cuを主材料とする配線層を形成する工程と、開口部内に埋め込まれた配線層の表面に対して、窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う工程とを有することに主たる特徴がある。

【0014】

ダマシンプロセスにおいてCMP法による平坦化を行った後に露出したCuを主材料とする配線層の表面は、純Cuに近い状態となっている。従来、CMP法による平坦化の後、直ちに配線材料であるCuの拡散を防止するSiC膜等よりなる拡散防止膜が形成されていた。このような従来の工程により形成された多層配線が高温環境下にさらされると、配線材料であるCu原子や配線層中の空孔が移動し、配線層内にボイドが発生していた。このようなボイドは、配線層の導通不良の原因のひとつとなるものである。

【0015】

一方、本願発明者等は、層間絶縁膜の配線溝内に配線層を埋め込んでCMP法による平坦化を行った後、配線材料であるCuの拡散を防止する拡散防止膜を形成する前に、配線層の表面に対して、窒素ガスと水とを同時に吹き付ける窒素二流体処理を行うことにより、多層配線が高温環境下にさらされた場合であっても、配線層の導通不良の発生率が極めて低くなることを発見した。

【0016】

図1は、ダマシンプロセスによりCuを主材料とする配線層を形成した後、配線層が埋め込まれた層間絶縁膜上に拡散防止膜としてSiC膜を形成した半導体装置の表面近傍を二次イオン質量分析法により分析した結果を示すグラフである。図1に示すグラフAは、

配線層を形成した後、窒素二流体処理を行ってから配線層が埋め込まれた層間絶縁膜上に SiC 膜を形成した場合の結果を示している。グラフ B は、配線層を形成した後、窒素二流体処理を行わずに、直ちに、配線層が埋め込まれた層間絶縁膜上に SiC 膜を形成した場合の結果を示している。

【0017】

図 1 に示す二次イオン質量分析法による分析結果から、窒素二流体処理を行った場合には、Cu を主材料とする配線層と SiC 膜との界面付近に僅かであるが窒素が検出されていることが分かる。この結果から、窒素二流体処理を行った場合には、図 2 に示すように、Cu を主材料とする配線層 1 の表面に、窒素 2 が吸着していると考えられる。図 2 は、配線層の表面に吸着した窒素を示す概略図である。

【0018】

このように、窒素二流体処理により Cu を主材料とする配線層の表面に窒素が付着すると考えられ、次のような機構により、高温環境下にさらされた場合であっても配線層の導通不良の発生率が低く抑えられると考えられる。すなわち、Cu を主材料とする配線層の表面に窒素が吸着した状態で Cu の拡散を防止する拡散防止膜を形成すると、窒素の存在により、高温環境下にさらされた場合において配線層の Cu 原子の移動が困難となる。この結果、配線層内におけるボイドが抑制され、配線層の導通不良の発生率が低く抑えられ配線層のストレスマイグレーション耐性が向上されることが考えられる。

【0019】

また、窒素二流体処理により吹き付けられた水も、高温環境下にさらされた場合の導通不良の発生抑制に寄与していると考えられる。すなわち、配線層の表面に吹き付けられた水は、その表面を清浄化するとともに、Cu を主材料とする配線層の表面に存在する水酸基と、SiC よりなる拡散防止膜の有する水素基との間を結合する。これにより、拡散防止膜が配線層上に高い密着性で形成されるため、高温環境下にさらされた場合において配線層の Cu 原子の移動が困難となる。この結果、配線層内におけるボイドが抑制され、配線層の導通不良の発生率が低く抑えられ配線層のストレスマイグレーション耐性が向上されることが考えられる。

【0020】

窒素二流体処理により高温環境下における配線層の Cu 原子の移動が抑制されることは、配線層上に形成された拡散防止膜の平均粗さを測定した図 3 及び図 4 に示す結果から確認されている。

【0021】

図 3 は、ダマシンプロセスにより配線層が埋め込まれた層間絶縁膜上に形成された SiC 膜の表面の平均粗さを測定した結果を示すグラフである。窒素二流体処理を行った場合と窒素二流体処理を行わない場合のそれぞれについて、堆積後初期の SiC 膜、200℃ の温度で 504 時間放置した SiC 膜、及び熱処理後初期の SiC 膜の表面の平均粗さを測定した。表面の平均粗さの測定には、原子間力顕微鏡を用いた。

【0022】

図 3 に示すグラフから、窒素二流体処理を行った場合が、窒素二流体処理を行っていない他の場合と比較して、全体的に表面の平均粗さが小さく、また、表面の平均粗さの熱処理による変化量が小さく抑えられていることが分かる。このように配線層上に形成された拡散防止膜の表面の平均粗さの熱処理による変化量が小さく抑えられていることから、窒素二流体処理によって、熱処理による配線層の Cu 原子の移動が困難となっており、配線層のボイドの発生が抑制されるといえる。

【0023】

また、図 4 は、ダマシンプロセスにより配線層が埋め込まれた層間絶縁膜上に窒素二流体処理を行ってから形成された SiC 膜の表面の平均粗さと、窒素二流体処理に代えて他の処理を行ってから形成された SiC 膜の表面の平均粗さとを比較したグラフである。窒素二流体処理を行った場合のほか、窒素二流体処理に代えて、水素プラズマ処理を行った場合と、アンモニアプラズマ処理を行った場合について、SiC 膜の表面の平均粗さを測

定した。いずれの場合においても、堆積後に熱処理等を行っていない未処理の状態の SiC 膜について表面の平均粗さを測定した。表面の平均粗さの測定には、原子間力顕微鏡を用いた。

【0024】

図 4 に示すグラフから、窒素二流体処理を行った場合が、水素プラズマ処理を行った場合及びアンモニアプラズマ処理を行った場合のいずれの場合よりも、SiC 膜の表面の平均粗さが小さくなっていることが分かる。

【0025】

上述したように、本発明による半導体装置の製造方法によれば、配線溝内に Cu を主材料とする配線層を埋め込み CMP 法により平坦化した後、Cu の拡散防止膜を形成する前に、窒素二流体処理を行うことにより、高温環境下において配線層の Cu 原子の移動が抑制され、配線層内でのボイドの発生が抑制され、配線層のストレスマイグレーション耐性に優れた高い信頼性を有する半導体装置を提供することができる。

【0026】

本発明による半導体装置の製造方法における窒素二流体処理の処理条件等の詳細は以下の通りである。

【0027】

窒素二流体処理において窒素ガスと水とを同時に吹き付けるためのスプレー装置としては、例えば、大日本スクリーン製造株式会社製のソフトスプレー、ナノスプレー等の窒素二流体スプレーや、東芝メカトロニクス株式会社製の窒素二流体スプレー等を用いることができる。

【0028】

窒素二流体処理において吹き付ける水としては、半導体装置の製造プロセスに使用可能な純度を有するものであればよく、脱イオン水等を用いることができる。水は、例えば、比抵抗 $18.2 \text{ M}\Omega \cdot \text{cm}$ 以上、粒径 $0.5 \mu\text{m}$ 未満のパーティクル数が数個/mL レベルの純水であればよい。また、このような水に炭酸ガスを溶存させた炭酸水を用いることができる。炭酸水は、静電気の発生を抑止する効果があるとされている。さらに、炭酸水のほか、水にオゾン溶存させたオゾン水、所定の濃度の水素イオンを含有する水素機能水等を用いることもできる。オゾン水、水素機能水は、基板の表面に付着した有機汚染物、金属汚染物を除去するのに有用である。また、窒素二流体処理において吹き付ける水の流量は、所望の値に適宜設定することができるが、例えば、 $50 \sim 300 \text{ mL/min}$ に設定することができる。

【0029】

窒素二流体処理において吹き付ける窒素ガスの流量は、所望の値に適宜設定することができるが、例えば、 $5 \sim 200 \text{ L/min}$ 、より好ましくは $30 \sim 100 \text{ L/min}$ に設定することができる。これは、流量が小さすぎると窒素二流体処理による後述の効果が十分に得られない一方で、流量が大きすぎるとパターン倒れを招く虞があるからである。

【0030】

また、窒素二流体処理において窒素ガスと水とを吹き付ける時間についても、吹き付ける水の種類、水の流量、窒素ガスの流量等の諸条件に応じて適宜設定することができるが、例えば、 $5 \sim 300 \text{ sec}$ 程度に設定することができる。

【0031】

また、本発明による半導体装置の製造方法は、上記の窒素二流体処理の後、拡散防止膜を形成する前に、配線層が埋め込まれた層間絶縁膜の表面に対して水素プラズマを照射する水素プラズマ処理を行うことにも特徴がある。層間絶縁膜の表面及び配線層の表面に対して水素プラズマ処理を行うことにより、これら表面が清浄化されるため、高い密着性で拡散防止膜を形成することができる。これにより、半導体装置の信頼性を向上することができる。なお、図 1 に示す二次イオン質量分析の結果は、窒素二流体処理の後に水素プラズマ処理を行ったもののについて得られたものである。この結果から、水素プラズマ処理を経ても、窒素二流体処理により配線層の表面に吸着した窒素が残留していることが分か

る。

【0032】

以下、本発明の一実施形態による半導体装置の製造方法について図5乃至図12を用いて説明する。図5乃至図12は本実施形態による半導体装置の製造方法を示す工程断面図である。

【0033】

まず、素子分離膜12が形成されたシリコン基板10に、例えば、通常のMOSトランジスタの製造方法と同様にして、ゲート電極14及びソース／ドレイン拡散層16を有するMOSトランジスタを形成する(図5(a)を参照)。なお、シリコン基板10上には、MOSトランジスタのみならず、種々の半導体素子を形成することができる。

【0034】

次いで、MOSトランジスタが形成されたシリコン基板10上に、例えば化学気相成長(Chemical Vapor Deposition: CVD)法により、例えば膜厚0.1 μm のシリコン窒化膜18を形成する。

【0035】

次いで、シリコン窒化膜18上に、例えばCVD法により、例えば膜厚1.5 μm のPSG(Phosphorous Silicate Glass)膜20を形成する。PSG膜20の成膜時の基板温度は、例えば600℃に設定する。

【0036】

次いで、例えば化学的機械研磨(Chemical Mechanical Polishing: CMP)法により、PSG膜20の膜厚が例えば200nmとなるまでPSG膜20の表面を研磨し、PSG膜20の表面を平坦化する。

【0037】

次いで、PSG膜20上に、例えばCVD法により、例えば膜厚50nmのSiC膜22を形成する(図5(b)を参照)。このSiC膜22は、パッシベーション膜として機能するものである。

【0038】

こうして、シリコン窒化膜18と、PSG膜20と、SiC膜22とが順次積層される層間絶縁膜24を形成する。

【0039】

次いで、フォトリソグラフィ及びドライエッチングにより、SiC膜22、PSG膜20及びシリコン窒化膜18に、シリコン基板10に達するコンタクトホール26を形成する。

【0040】

次いで、全面に、例えばCVD法により、例えば膜厚15nmのTi(チタン)膜と、例えば膜厚15nmのTiN(窒化チタン)膜と、例えば300nmのW(タングステン)膜とを順次形成する。

【0041】

次いで、例えばCMP法により、層間絶縁膜24の表面が露出するまで、W膜、TiN膜、及びTi膜を研磨し、層間絶縁膜24上のW膜、TiN膜、及びTi膜に除去する。こうして、コンタクトホール26内に埋め込まれ、Ti膜、TiN膜、及びW膜よりなるコンタクトプラグ28を形成する(図5(c)を参照)。

【0042】

次いで、コンタクトプラグ28が埋め込まれた層間絶縁膜24のSiC膜22上に、例えばプラズマCVD法により、例えば膜厚150nmのSiOC膜30を形成する。

【0043】

次いで、SiOC膜30上に、例えばプラズマCVD法により、例えば膜厚100nmのシリコン酸化膜32を形成する。

【0044】

こうして、SiC膜22上に、SiOC膜30と、シリコン酸化膜32とが順次積層さ

れてなる層間絶縁膜 34 を形成する (図 5 (d) を参照)。

【0045】

次いで、層間絶縁膜 34 に形成される配線溝の形成予定領域を露出するフォトリジスト膜 36 を形成する (図 6 (a) を参照)。

【0046】

次いで、フォトリジスト膜 36 をマスクとして及び SiC 膜 30 をストップとして、シリコン酸化膜 32 及び SiOC 膜 30 を順次エッチングする。こうして、シリコン酸化膜 32 及び SiOC 膜 30 に配線溝 38 を形成する。配線溝 38 を形成した後、マスクとして用いたフォトリジスト膜 36 を除去する (図 6 (b) を参照)。

【0047】

次いで、全面に、例えばスパッタ法により、例えば膜厚 30 nm の TaN 膜よりなるバリアメタル層 40 と、例えば膜厚 30 nm の Cu 膜とを連続して堆積する。

【0048】

次いで、バリアメタル層 40 上に形成された Cu 膜をシードとして、電解メッキにより更に Cu 膜を堆積し、例えばトータル膜厚 1 μ m の Cu 膜 42 を形成する (図 6 (c) を参照)。

【0049】

次いで、CMP 法により、シリコン酸化膜 32 が露出するまで、Cu 膜 42 及びバリアメタル層 40 を研磨し、シリコン酸化膜 32 上の Cu 膜 42 及びバリアメタル層 40 を除去する。こうして、配線溝 38 内に埋め込まれ、TaN 膜よりなり Cu の拡散を防止するバリアメタル層 40 と配線層の主要部をなす Cu 膜 42 とを有する配線層 44 を形成する (図 7 (a) を参照)。

【0050】

CMP 法により配線層 44 を埋め込んだ後、層間絶縁膜 34 の表面及び配線層 44 の表面に対して窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う。窒素二流体処理においては、例えば、層間絶縁膜 34 の表面及び配線層 44 の表面に近接して配置したスプレー装置のノズル 46 から、窒素ガスと水とを層間絶縁膜 34 の表面及び配線層 44 の表面に対して同時に吹き付ける (図 7 (b) を参照)。このとき、ノズル 46 の位置を適宜変更し、各位置において窒素ガスと水とを吹き付ける。或いは、ノズル 46 を適宜移動しながら窒素ガスと水とを吹き付ける。これにより、配線溝 44 に埋め込まれた配線層 44 の表面の全体に均一に窒素ガスと水とを吹き付ける。窒素二流体処理を行うことにより、高温環境下に半導体装置がさらされた場合において配線層 44 の Cu 原子の移動が抑制され、配線層 44 内でのボイドの発生を抑制することができる。この結果、配線層 44 における導通不良の発生を抑制することができる。

【0051】

窒素二流体処理を行った後、層間絶縁膜 34 の表面及び配線層 44 の表面に対して水素プラズマを照射する。水素プラズマを照射することにより、層間絶縁膜 34 の表面及び配線層 44 の表面が清浄化され、層間絶縁膜 34 及び配線層 44 上に拡散防止膜を高い密着性で形成することができる。これにより、半導体装置の信頼性を向上することができる。

【0052】

水素プラズマを照射した後、層間絶縁膜 34 及び配線層 44 上に、例えばプラズマ CVD 法により、例えば膜厚 50 nm の SiC 膜 48 を形成する (図 7 (c) を参照)。SiC 膜 48 は、配線層材料である Cu の拡散を防止する拡散防止膜として機能する。

【0053】

次いで、SiC 膜 48 上に、例えばプラズマ CVD 法により、例えば膜厚 450 nm の SiOC 膜 54 を形成する。

【0054】

次いで、SiOC 膜 54 上に、例えばプラズマ CVD 法により、例えば膜厚 100 nm のシリコン酸化膜 56 を形成する。

【0055】

次いで、シリコン酸化膜 56 上に、例えばプラズマ CVD 法により、例えば膜厚 50 nm のシリコン窒化膜 58 を形成する。

【0056】

こうして、配線溝 38 に配線層 44 が埋め込まれた層間絶縁膜 34 上に、SiC 膜 48 と、SiOC 膜 54 と、シリコン酸化膜 56 と、シリコン窒化膜 58 とが順次積層される層間絶縁膜 60 が形成される（図 8（a）を参照）。

【0057】

次いで、フォトリソグラフィーにより、シリコン窒化膜 58 上に、シリコン酸化膜 56 及び SiOC 膜 58 に形成される配線層の形成予定領域を露出するフォトレジスト膜 62 を形成する（図 8（b）を参照）。

【0058】

次いで、フォトレジスト膜 62 をマスクとして、シリコン窒化膜 58 を異方性エッチングする。シリコン窒化膜 58 をエッチングした後、マスクとして用いたフォトレジスト膜 62 を除去する（図 9（a）を参照）。

【0059】

次いで、シリコン窒化膜 58 及びシリコン窒化膜 58 のエッチングにより露出したシリコン酸化膜 56 上に、フォトリソグラフィーにより、ビアホールの形成予定領域を露出するフォトレジスト膜 64 を形成する（図 9（b）を参照）。

【0060】

次いで、フォトレジスト膜 64 をマスクとして、シリコン酸化膜 56 及び SiOC 膜 54 をエッチングする。このエッチングでは、SiOC 膜 54 の中央部付近においてエッチングが停止するように、エッチング時間を制御する。エッチング終了後、マスクとして用いたフォトレジスト膜 64 を除去する（図 10（a）を参照）。

【0061】

次いで、シリコン窒化膜 58 をハードマスクとして、シリコン酸化膜 56、SiOC 膜 54、及び SiC 膜 48 をエッチングする。これにより、シリコン酸化膜 54 及び SiC 膜 48 に配線層のビア部を埋め込むためのビアホール 66 を形成し、ビアホール 66 を含む領域のシリコン酸化膜 56 及び SiOC 膜 54 に、配線層を埋め込むための配線溝 68 を形成する（図 10（b）を参照）。

【0062】

次いで、全面に、例えばスパッタ法により、例えば膜厚 30 nm の TaN 膜よりなるバリアメタル層 70 と、例えば膜厚 30 nm の Cu 膜とを連続して堆積する。

【0063】

次いで、バリアメタル層 70 上に形成された Cu 膜をシードとして、電解メッキにより更に Cu 膜を堆積し、例えばトータル膜厚 1 μ m の Cu 膜 72 を形成する（図 11（a）を参照）。

【0064】

次いで、CMP 法により、シリコン窒化膜 58 が露出するまで、Cu 膜 72 及び TaN 膜よりなるバリアメタル層 70 を研磨し、シリコン窒化膜 58 上の Cu 膜 72 及びバリアメタル層 70 を除去する。こうして、ビアホール 66 内及び配線溝 68 内に埋め込まれ、TaN 膜よりなり Cu の拡散を防止するバリアメタル層 70 と配線層の主要部をなす Cu 膜 72 とを有する配線層 74 を形成する（図 11（b）を参照）。

【0065】

CMP 法により配線層 74 を埋め込んだ後、配線層 44 を形成した場合と同様にして、層間絶縁膜 60 表面及び配線層 74 表面に対して窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う（図 12（a）を参照）。窒素二流体処理を行うことにより、配線層 74 についても、高温環境下にさらされた場合に、配線層 74 の Cu 原子の移動が抑制され、配線層 74 内でのボイドの発生を抑制することができる。この結果、配線層 74 における導通不良の発生を抑制することができる。

【0066】

窒素二流体処理を行った後、配線層 44 の場合と同様にして、層間絶縁膜 60 の表面及び配線層 74 の表面に対して水素プラズマを照射する。水素プラズマを照射することにより、層間絶縁膜 60 の表面及び配線層 74 の表面が清浄化され、層間絶縁膜 60 及び配線層 74 上に拡散防止膜を高い密着性で形成することができる。これにより、半導体装置の信頼性を向上することができる。

【0067】

水素プラズマを照射した後、層間絶縁膜 60 及び配線層 74 上に、例えばプラズマ CVD 法により、例えば膜厚 50 nm の SiC 膜 76 を形成する（図 12 (b) を参照）。SiC 膜 76 は、配線層材料である Cu の拡散を防止する拡散防止膜として機能する。

【0068】

以後、図 8 (a) 乃至図 12 (b) に示す工程と同様の工程を適宜繰り返すことにより、MOS トランジスタが形成されたシリコン基板 10 上に、複数の配線層を有する多層配線構造が形成される。

【0069】

このように、本実施形態によれば、層間絶縁膜の配線溝やビアホール等の開口部に配線層となる TaN 膜及び Cu 膜を埋め込んで CMP 法により平坦化した後、配線材料である Cu の拡散を防止する拡散防止膜として機能する SiC 膜を形成する前に、配線層の表面に対して窒素ガスと水とを同時に吹き付ける窒素二流体処理を行うので、高温環境下において配線層の Cu 原子の移動を抑制し、配線層内でのボイドの発生を抑制することができるので、配線層のストレスマイグレーション耐性に優れた高い信頼性を有する半導体装置を提供することができる。

【0070】

また、本実施形態によれば、窒素二流体処理を行った後、層間絶縁膜の表面及び配線層の表面に対して水素プラズマを照射するので、層間絶縁膜の表面及び配線層の表面が清浄化され、層間絶縁膜及び配線層上に、配線材料である Cu の拡散を防止する拡散防止膜として機能する SiC 膜を高い密着性で形成することができる。これにより、半導体装置の信頼性を向上することができる。

【0071】

(評価結果)

次に、本実施形態による半導体装置の製造方法の評価結果について説明する。本実施形態による半導体装置の製造方法により製造された多層配線構造を有する半導体装置について、高温放置実験を行い、導通不良の発生率を測定した。

【0072】

高温放置実験は、本実施形態による半導体装置の製造方法により、5 層の配線層を形成した後、シリコン酸化膜を層間絶縁膜としてアルミニウムよりなる電極パッドを形成した半導体装置について行った。ここで、窒素二流体処理を 30 秒間行った実施例 1 と、60 秒間行った実施例 2 とについて高温放置実験を行った。実施例 1、2 のいずれの場合においても、窒素二流体処理では、窒素と同時に吹き付ける水として比抵抗 $0.2 \text{ M}\Omega \cdot \text{cm}$ の炭酸水を用い、炭酸水の流量を 150 mL/min 、窒素ガスの流量を 50 L/min とした。

【0073】

高温放置実験では、半導体装置を放置する温度を 200°C に設定し、放置時間 70 時間、170 時間、340 時間、及び 500 時間の場合についてそれぞれ導通不良の発生率を測定した。

【0074】

比較例として、窒素二流体処理を行わない以下の従来の場合についても、同様の高温放置実験を行った。比較例 1 は、配線溝内に配線層を埋め込み CMP 法により平坦化した後、直ちに拡散防止膜を形成した場合である。比較例 2 は、配線溝内に配線層を埋め込み CMP 法により平坦化した後、比抵抗 $0.2 \text{ M}\Omega \cdot \text{cm}$ の炭酸水を流量 150 mL/min 、吐出圧 15 kgf/cm^2 で吹き付けるウォータージェット処理を行ってから拡散防止

膜を形成した場合である。比較例 3 は、配線溝内に配線層を埋め込み CMP 法により平坦化した後、アンモニアプラズマ処理を行ってから拡散防止膜を形成した場合である。なお、比較例 1～3 のいずれの場合においても、窒素二流体処理を行わず、また、所定の処理を行う点を除いては、実施例 1、2 による場合と同様に半導体装置を製造した。

【0075】

比較例 1、実施例 1、実施例 2、比較例 2、及び比較例 3 について的高温放置実験の結果は以下のようになった。

【0076】

比較例 1 の場合、放置時間 70 時間、170 時間、340 時間、500 時間での導通不良の発生率は、それぞれ 8%、27%、46%、52% であった。

【0077】

実施例 1 の場合、放置時間 70 時間、170 時間、340 時間、500 時間での導通不良の発生率は、それぞれ 1%、5%、11%、16% であった。

【0078】

実施例 2 の場合、放置時間 70 時間、170 時間、340 時間、500 時間での導通不良の発生率は、いずれも 0% であった。

【0079】

比較例 3 の場合、放置時間 70 時間、170 時間、340 時間、500 時間での導通不良の発生率は、それぞれ 10%、20%、35%、60% であった。

【0080】

上記の高温放置実験の結果から、本実施形態による半導体装置の製造方法によれば、従来の場合と比較して、高温環境下にさらされた際の導通不良の発生率を大幅に低減することができることが確認された。また、実施例 1 の結果と実施例 2 の結果を比較すると、窒素二流体処理の処理時間が長い実施例 2 の方が、導通不良の発生率がより低減されていることが分かる。

【0081】

〔変形実施形態〕

本発明は上記実施形態に限らず種々の変形が可能である。

【0082】

例えば、上記実施形態では、層間絶縁膜に、SiOC 膜、シリコン酸化膜等を用いる場合について説明したが、層間絶縁膜はこれらに限定されるものではなく、種々の絶縁膜を用いることができる。

【0083】

また、上記実施形態では、配線材料である Cu の拡散を防止する拡散防止膜として SiC 膜を形成する場合について説明したが、Cu の拡散防止膜として形成する膜は、SiC 膜に限定されるものではない。Cu の拡散防止膜として、SiC 膜のほか、例えば、シリコン窒化膜、ポリイミド膜、ジルコニウムナイトライド膜等を形成してもよい。

【0084】

また、上記実施形態では、配線層 74 を形成するにあたっては、デュアルダマシンプロセスによりビアホール 66 内及び配線溝 68 内に TaN 膜 70 及び Cu 膜 72 を同時に埋め込む場合について説明したが、シングルダマシンプロセスによりビアホール及び配線溝を別々に形成し、これらに TaN 膜及び Cu 膜を別々に埋め込んでもよい。

【図面の簡単な説明】

【0085】

【図 1】配線層上に拡散防止膜を形成した後の表面を二次イオン質量分析法によって分析した結果を示すグラフである。

【図 2】本発明による半導体装置の製造方法によりボイドの発生が抑制される機構を説明する概略図である。

【図 3】配線層上に形成された拡散防止膜の表面粗さを測定した結果を示すグラフ（その 1）である。

【図 4】配線層上に形成された拡散防止膜の表面粗さを測定した結果を示すグラフ（その 2）である。

【図 5】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 1）である。

【図 6】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 2）である。

【図 7】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 3）である。

【図 8】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 4）である。

【図 9】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 5）である。

【図 10】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 6）である。

【図 11】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 7）である。

【図 12】本発明の一実施形態による半導体装置の製造方法を示す工程断面図（その 8）である。

【符号の説明】

【 0 0 8 6 】

- 1…配線層
- 2…窒素
- 10…シリコン基板
- 12…素子分離膜
- 14…ゲート電極
- 16…ソース／ドレイン拡散層
- 18…シリコン窒化膜
- 20…P S G 膜
- 22…S i C 膜
- 24…層間絶縁膜
- 26…コンタクトホール
- 28…コンタクトプラグ
- 30…S i O C 膜
- 32…シリコン酸化膜
- 34…層間絶縁膜
- 36…フォトレジスト膜
- 38…配線溝
- 40…バリアメタル層
- 42…C u 膜
- 44…配線層
- 46…ノズル
- 48…S i C 膜
- 54…S i O C 膜
- 56…シリコン酸化膜
- 58…シリコン窒化膜
- 60…層間絶縁膜
- 62…フォトレジスト膜
- 64…フォトレジスト膜
- 66…ビアホール
- 68…配線溝

7 0 …バリアメタル層

7 2 …C u 膜

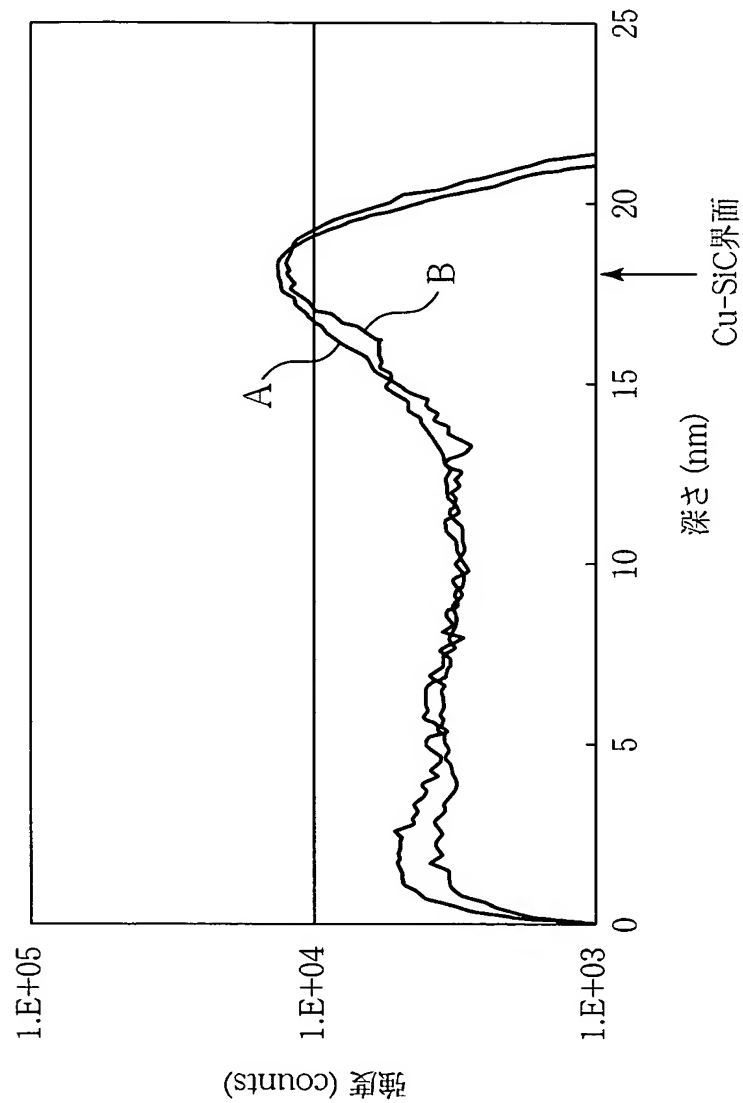
7 4 …配線層

7 6 …S i C 膜

【書類名】 図面

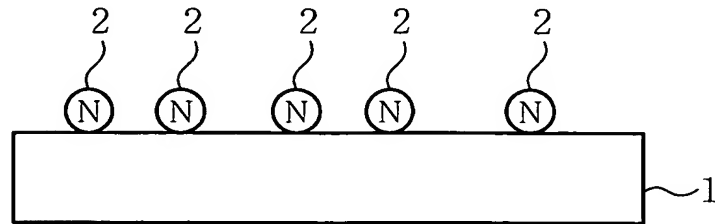
【図 1】

配線層上に拡散防止膜を形成した後の表面を
二次イオン質量分析法によって分析した結果を示すグラフ



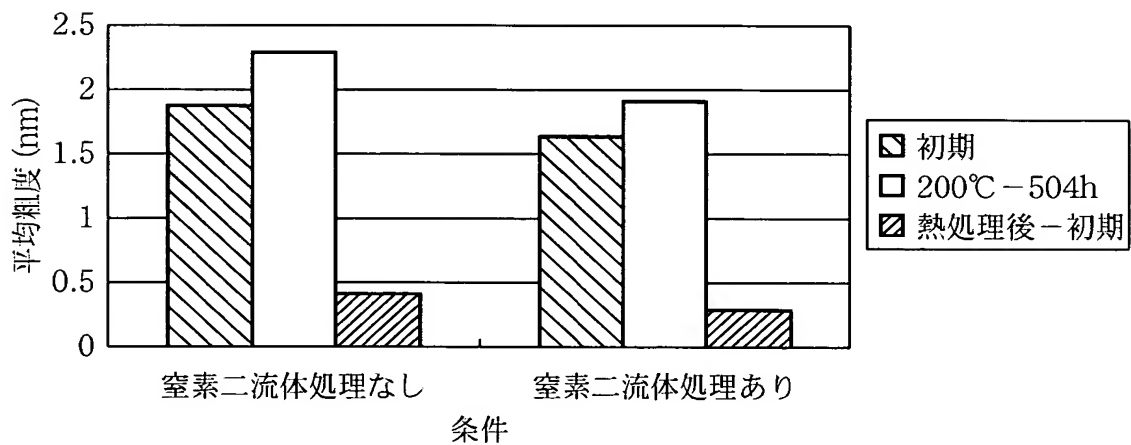
【図 2】

本発明による半導体装置の製造方法により
ボイドの発生が抑制される機構を説明する概略図



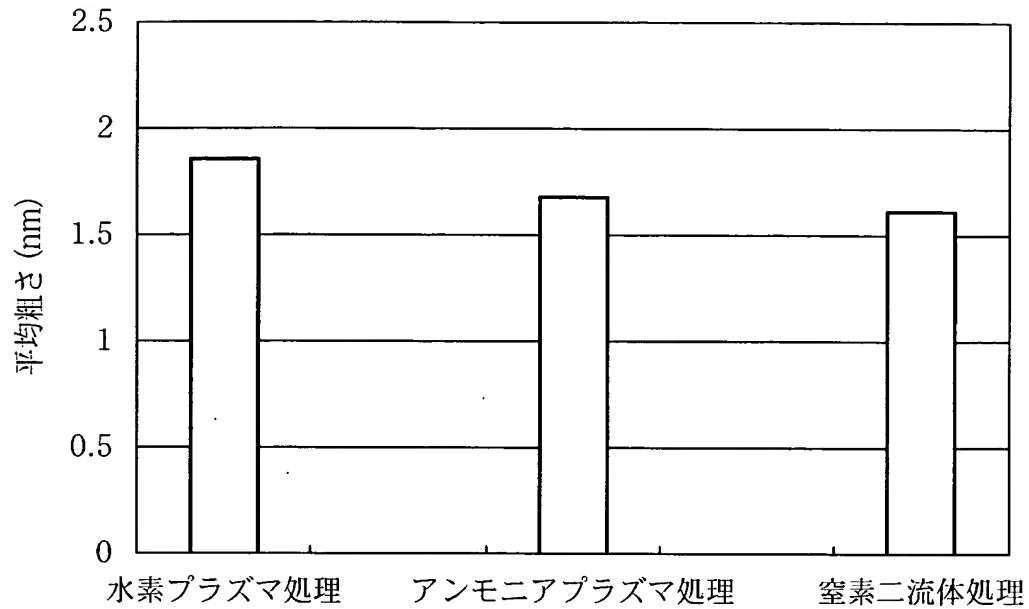
【図 3】

配線層上に形成された拡散防止膜の表面粗さを
測定した結果を示すグラフ (その1)



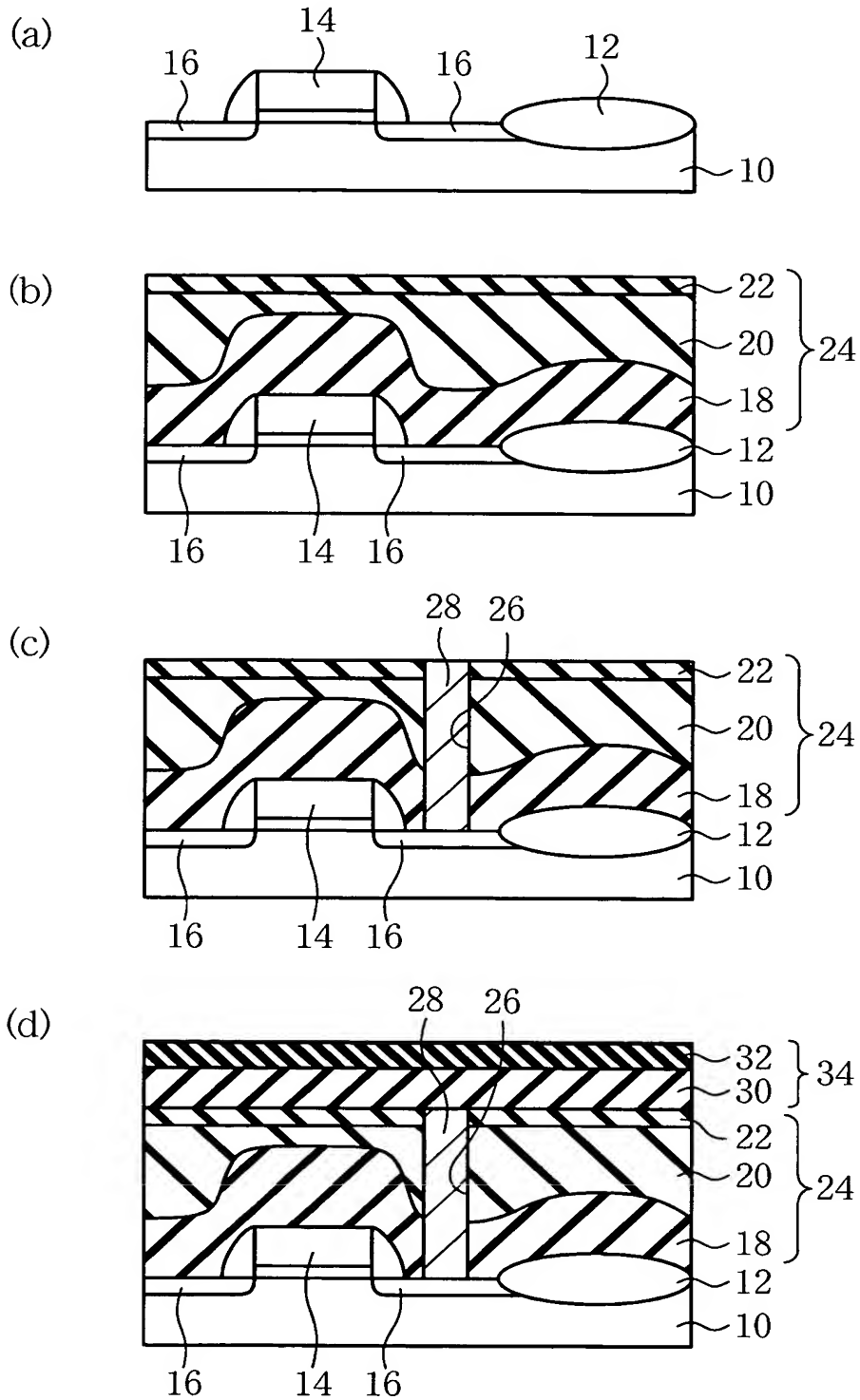
【図 4】

配線層上に形成された拡散防止膜の表面粗さを
測定した結果を示すグラフ (その2)



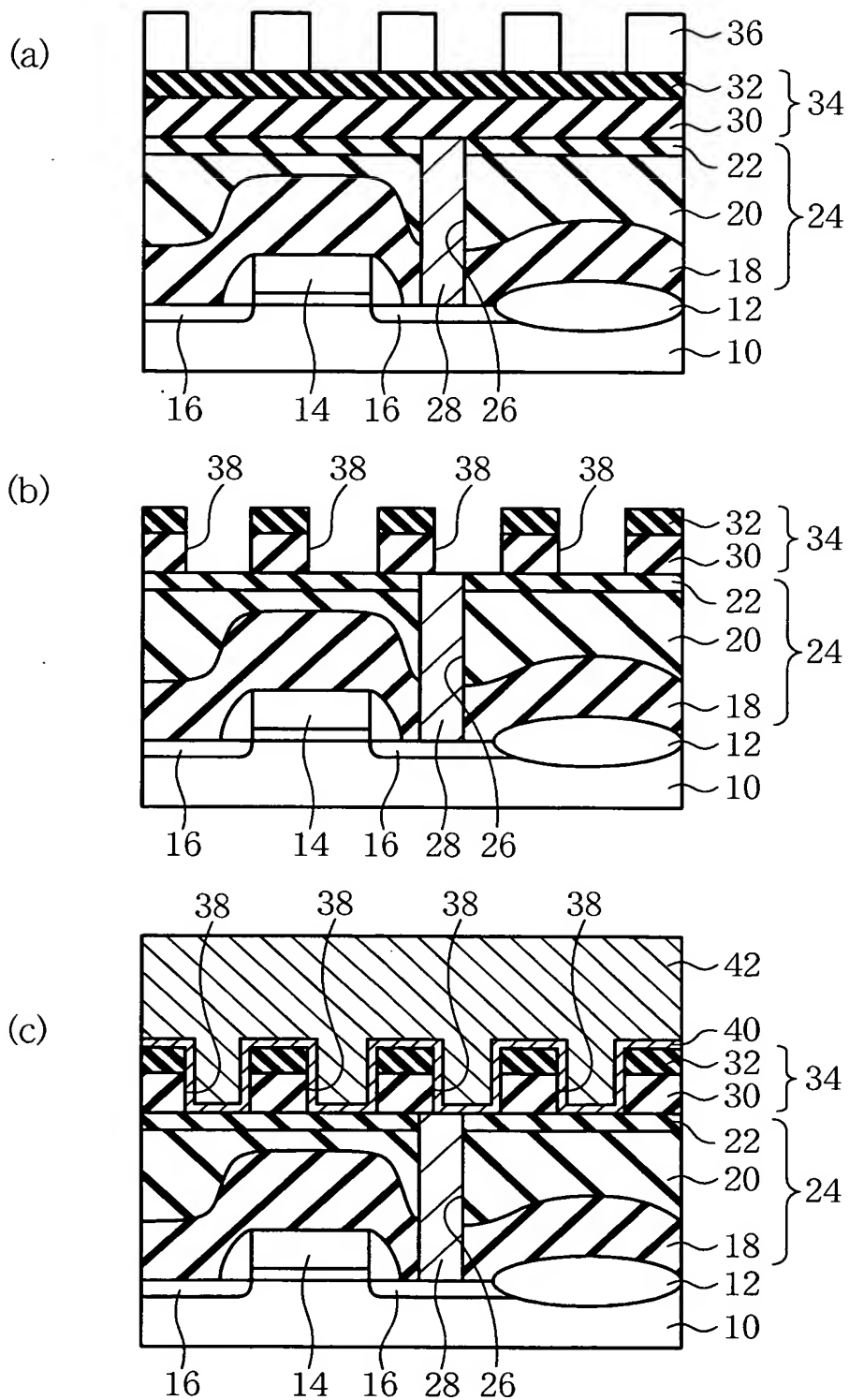
【図 5】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その1)



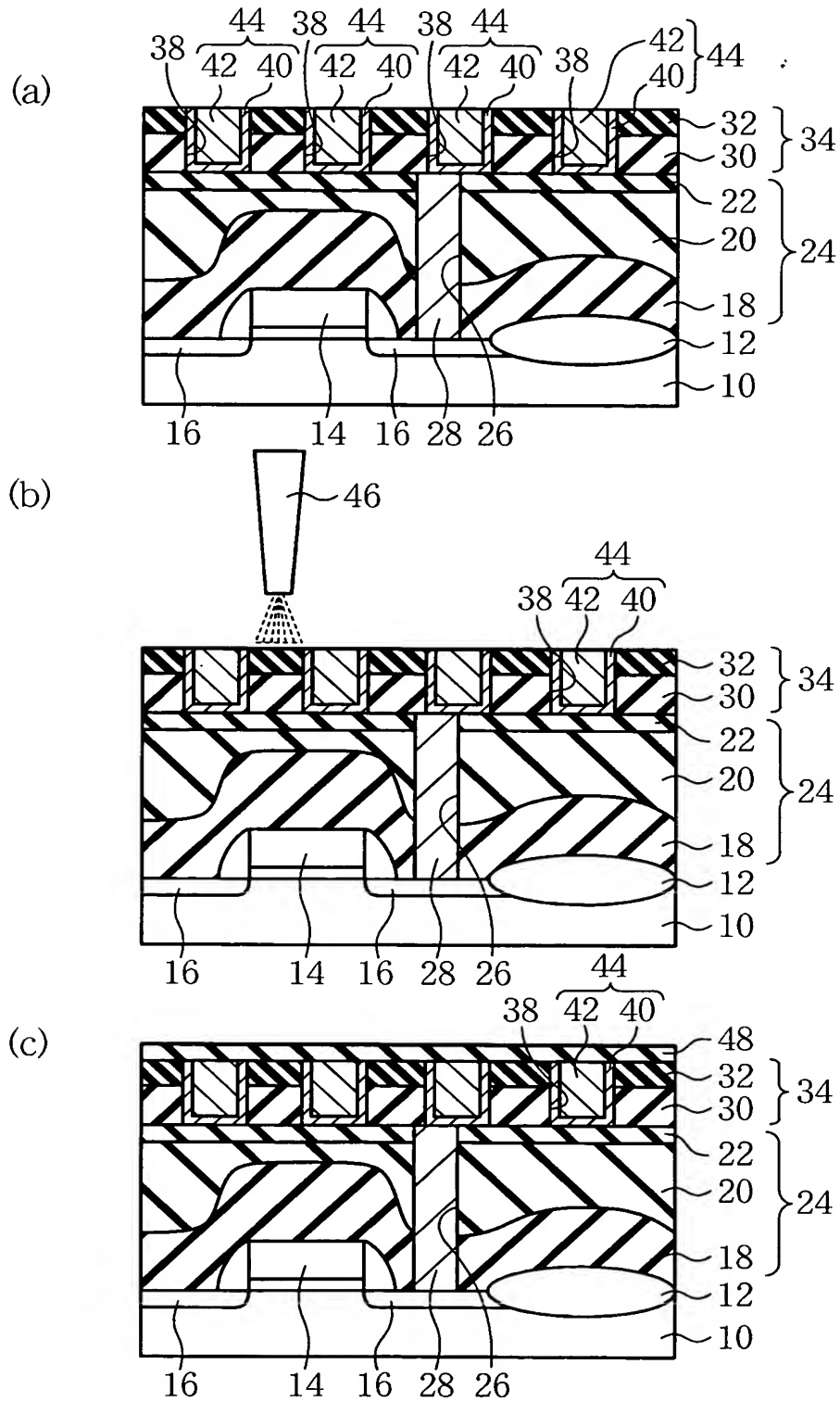
【図 6】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その2)



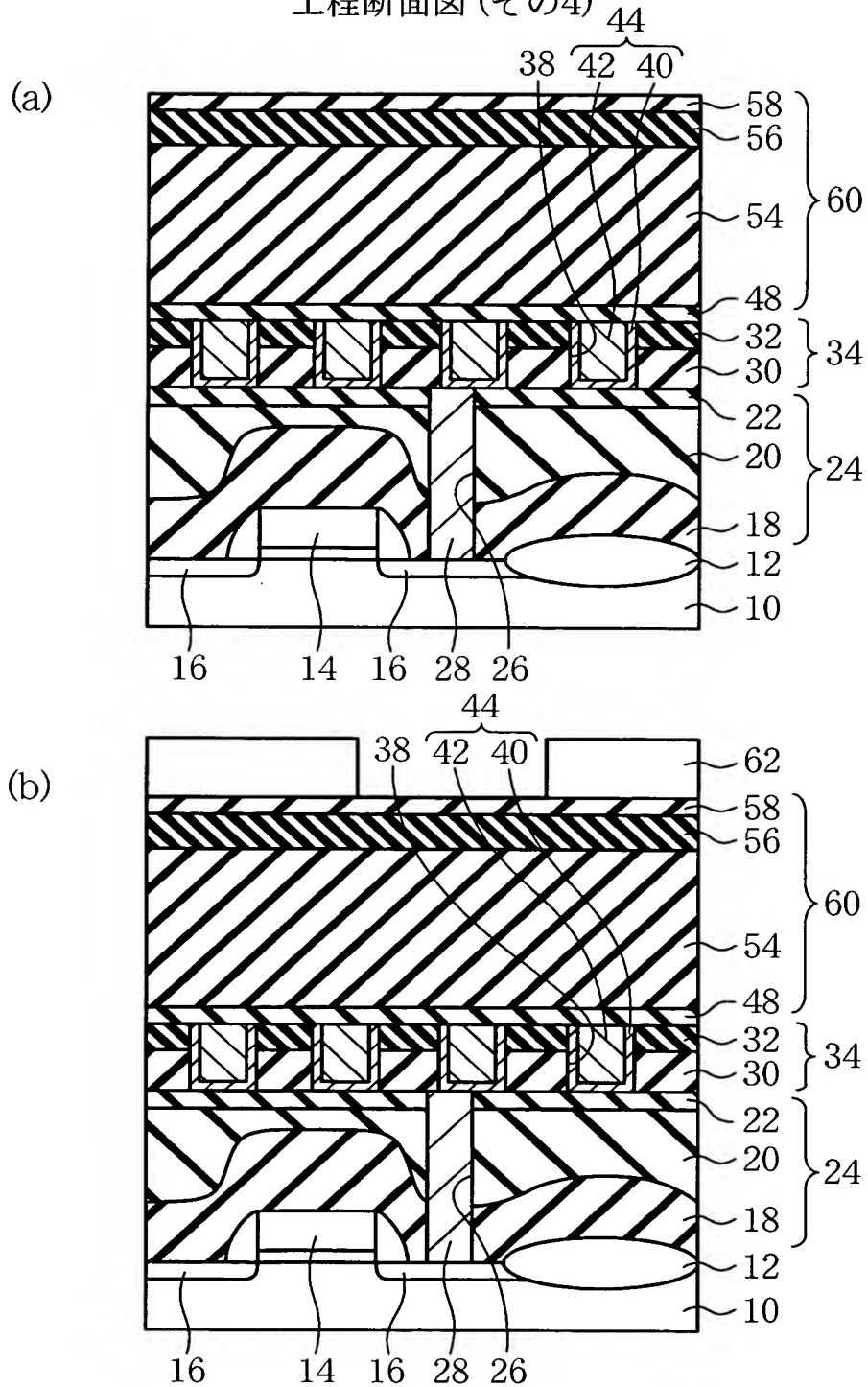
【図 7】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その3)



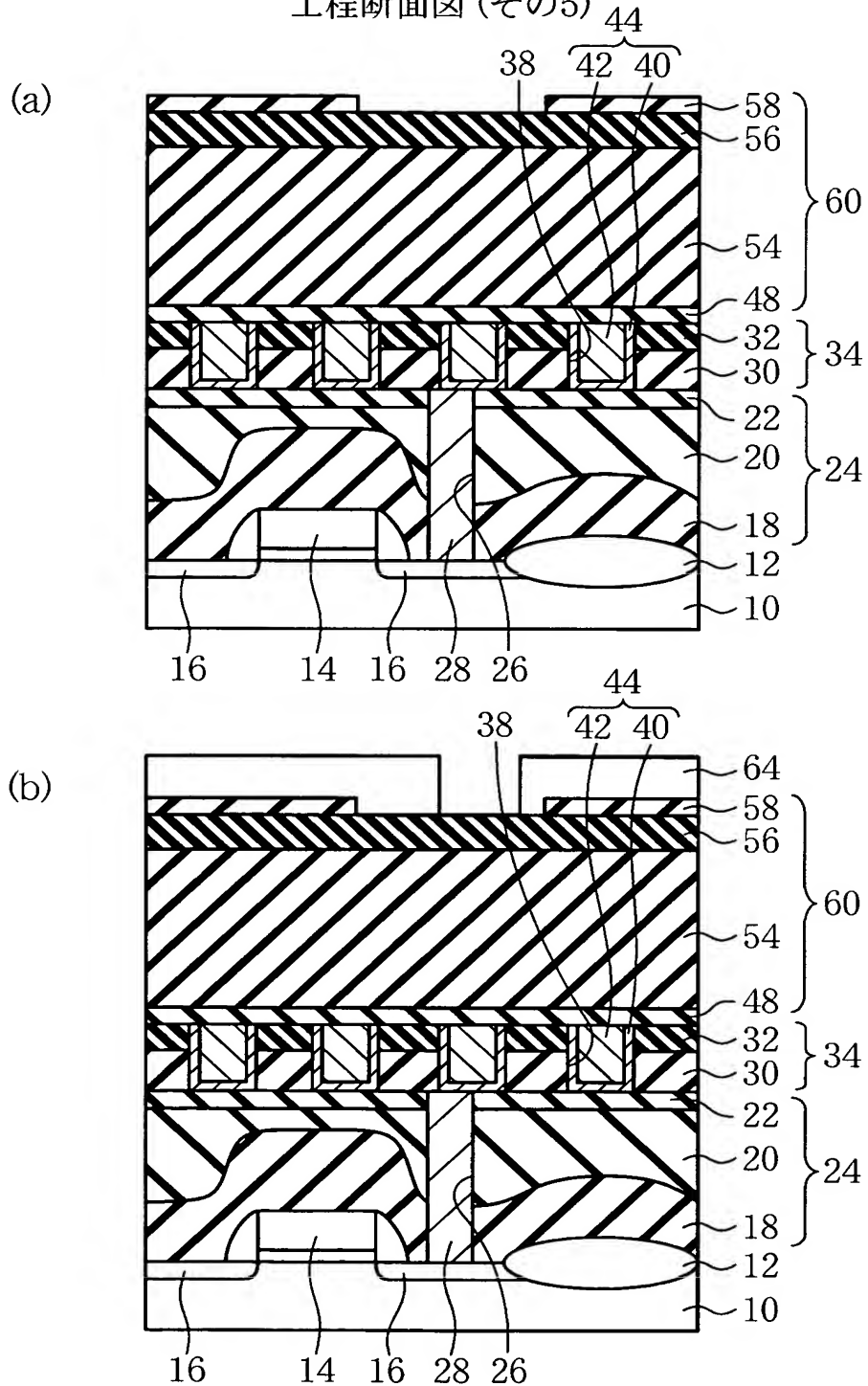
【図 8】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その4)



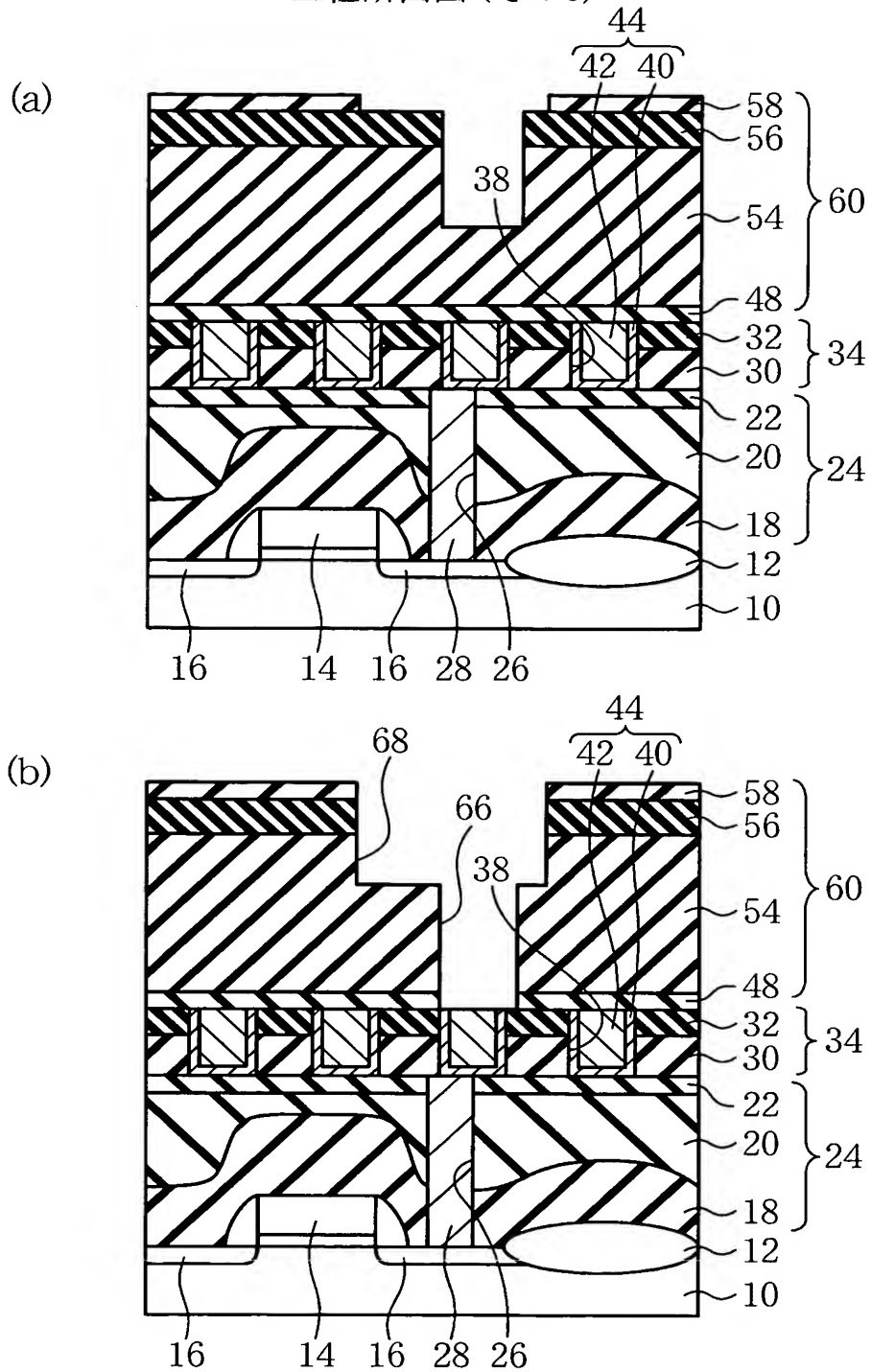
【図 9】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その5)



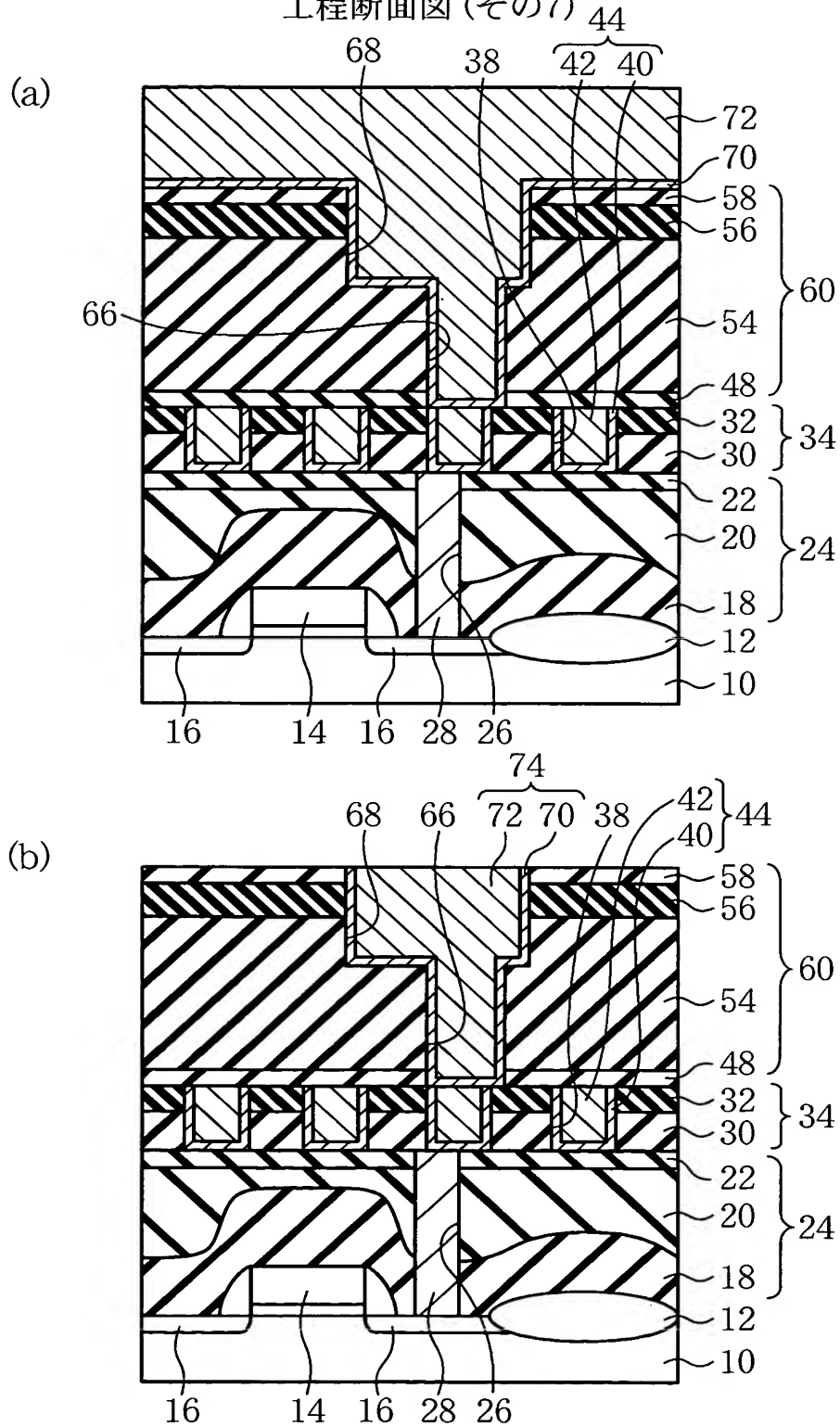
【図10】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図(その6)



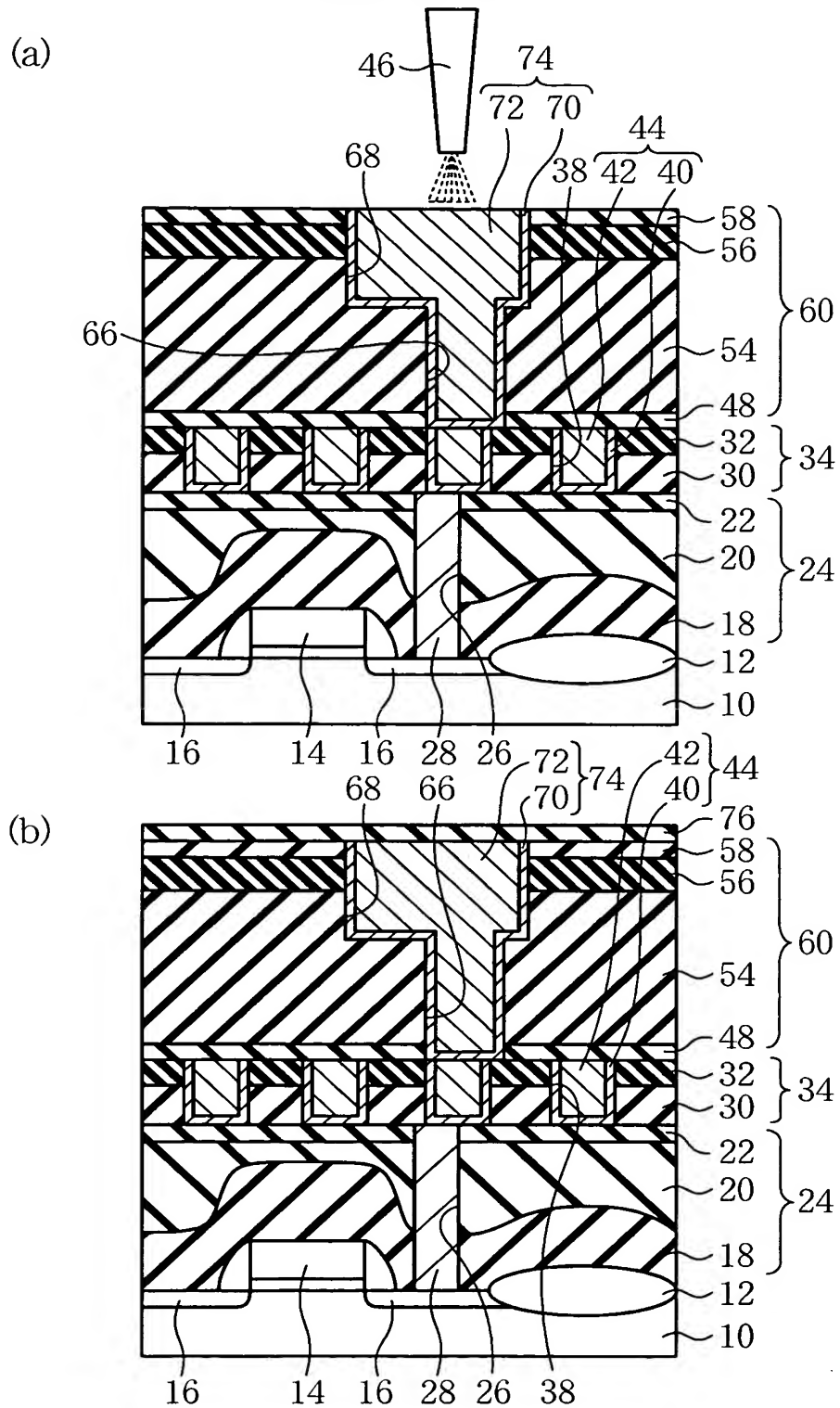
【図 11】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その7)



【図 12】

本発明の一実施形態による半導体装置の製造方法を示す
工程断面図 (その8)



【書類名】 要約書**【要約】**

【課題】 高温環境下における配線層内でのボイドの発生を抑制して配線層の導通不良を抑制し、多層配線構造を有する半導体装置の信頼性を向上しうる半導体装置の製造方法を提供する。

【解決手段】 層間絶縁膜 3 4 に、配線溝 3 8 を形成する工程と、配線溝 3 8 内に、C u を主材料とする配線層 4 4 を形成する工程と、配線溝 3 8 内に埋め込まれた配線層 4 4 の表面に対して、窒素ガスと水とを同時に吹き付ける窒素二流体処理を行う工程とを有する。

【選択図】 図 7

特願 2 0 0 3 - 4 2 5 1 9 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1. 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社